

10/588467

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/003096

International filing date: 18 February 2005 (18.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-048259  
Filing date: 24 February 2004 (24.02.2004)

Date of receipt at the International Bureau: 07 April 2005 (07.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

18.02.2005

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日 2004年 2月24日  
Date of Application:

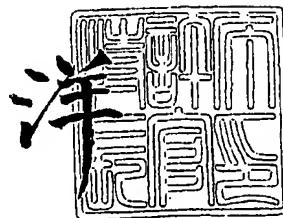
出願番号 特願2004-048259  
Application Number:  
[ST. 10/C]: [JP2004-048259]

出願人 三洋電機株式会社  
Applicant(s):

2005年 3月25日

特許庁長官  
Commissioner,  
Japan Patent Office

小川



【書類名】 特許願  
【整理番号】 KDA1040002  
【提出日】 平成16年 2月24日  
【あて先】 特許庁長官殿  
【国際特許分類】 H05K 1/00  
【発明者】  
  【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
  【氏名】 五十嵐 優助  
【発明者】  
  【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
  【氏名】 高草木 貞道  
【発明者】  
  【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
  【氏名】 根津 元一  
【発明者】  
  【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
  【氏名】 草部 隆也  
【特許出願人】  
  【識別番号】 000001889  
  【氏名又は名称】 三洋電機株式会社  
  【代表者】 桑野 幸徳  
【代理人】  
  【識別番号】 100111383  
  【弁理士】 芝野 正雅  
  【氏名又は名称】 03-3837-7751 知的財産ユニット 東京事務所  
  【連絡先】  
【手数料の表示】  
  【予納台帳番号】 013033  
  【納付金額】 21,000円  
【提出物件の目録】  
  【物件名】 特許請求の範囲 1  
  【物件名】 明細書 1  
  【物件名】 図面 1  
  【物件名】 要約書 1  
  【包括委任状番号】 9904451

**【書類名】特許請求の範囲****【請求項1】**

回路基板の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、

前記導電パターンは、第1の導電パターンと、前記第1の導電パターンよりも厚く形成された第2の導電パターンとから成り、

前記第1の導電パターンと前記第2の導電パターンの表面は、実質同一レベルに配置され、第1の導電パターンの裏面よりも第2の導電パターンの裏面が下方に位置する様に凸部が形成されることを特徴とする回路装置。

**【請求項2】**

回路基板の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、

前記導電パターンは、第1の導電パターンと、前記第1の導電パターンよりも厚く形成された第2の導電パターンとから成り、

前記第1の導電パターンと前記第2の導電パターンの裏面は、実質同一レベルに配置され、第1の導電パターンの表面よりも第2の導電パターンの表面が上方に位置する様に凸部が形成されることを特徴とする回路装置。

**【請求項3】**

回路基板の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、

前記導電パターンは、第1の導電パターンと、前記第1の導電パターンよりも厚く形成された第2の導電パターンとから成り、

前記第1の導電パターンの表面よりも第2の導電パターンの表面が上方に位置するよう前記第1の導電パターンの裏面よりも第2の導電パターンの裏面が下方に凸部が形成され、第1の導電パターンの裏面よりも第2の導電パターンの裏面が下方に位置するように凸部が形成されることを特徴とする回路装置。

**【請求項4】**

前記第2の導電パターンは、その周囲に、第1の導電パターンと実質同じ膜厚の縁部が形成されることを特徴とする請求項1から請求項3の何れかに記載の回路装置。

**【請求項5】**

第2の導電パターンの下方に形成される前記凸部は、その下面に形成される絶縁樹脂に埋め込まれることを特徴とする請求項1から請求項3の何れかに記載の回路装置。

**【請求項6】**

前記回路基板は、金属基板、セラミック基板、プリント基板、フレキシブルシートであることを特徴とする請求項1から請求項3の何れかに記載の回路装置。

**【請求項7】**

薄いパターンと厚いパターンが一体で形成された導電箔を用意し、

回路基板の表面に設けた絶縁層に前記導電箔の凸部を下方にして密着させ、

前記導電箔の薄いパターンの所で分離して、厚いパターンと薄いパターンを形成することを特徴とする回路装置の製造方法。

**【請求項8】**

薄いパターンと厚いパターンが一体で形成され、厚いパターンの凸部が上方を向いて配置された回路基板を用意し、

前記導電箔の薄いパターンの所で分離して、厚いパターンと薄いパターンを形成することを特徴とする回路装置の製造方法。

**【請求項9】**

部分的に表あるいは裏に突出した凸部を有する導電箔が回路基板の表面に設けた絶縁層に密着されてなる回路基板を用意し、

前記導電箔の前記凸部を除いた領域で分離して、厚いパターンと薄いパターンを形成することを特徴とする回路装置の製造方法。

**【請求項10】**

前記凸部の断面は曲線を描くことを特徴とする請求項7から請求項9の何れかに記載の回路装置の製造方法。

【請求項11】

前記厚いパターンは、その周囲に、薄いパターンと実質同じ膜厚の縁部が残るようにエッチングされることを特徴とする請求項7から請求項9の何れかに記載の回路装置の製造方法。

【書類名】明細書

## 【発明の名称】回路装置およびその製造方法

## 【技術分野】

100011

【0001】 本発明は回路装置およびその製造方法に関し、特に、厚みが異なる導電パターンを有する回路装置およびその製造方法に関するものである。

## 【背景技術】

[0002]

図10を参照して、従来の混成集積回路装置の構成を説明する（例えば、特許文献1を参照）。図10(A)は混成集積回路装置100の斜視図であり、図10(B)は図10(A)のX-X'線に於ける断面図である。

[0 0 0 3]

従来の混成集積回路装置100は次のような構成を有する。矩形の基板106と、基板106の表面に設けられた絶縁層107と、この絶縁層107上に形成された導電パターン108と、導電パターン108上に固着された回路素子104と、回路素子104と導電パターン108とを電気的に接続する金属線105と、導電パターン108と電気的に接続されたリード101とで、混成集積回路装置100は構成されている。以上のように接続されたリード101とで、混成集積回路装置100は全体が封止樹脂102で封止されている。封止樹脂102で、混成集積回路装置100は全体が封止樹脂102で封止されている。封止樹脂102で封止する方法としては、熱可塑性樹脂を用いたインジェクションモールドと、熱硬化性樹脂を用いたトランスマルチモールドとがある。

【特許文献1】特開平6-177295号公報(第4頁、第1図)

## 【特許文献】

### 【発明の側面】 【発明が解決しようとする課題】

完形填空

【0004】 しかしながら、上述したような混成集積回路装置では、大電流用のパワー系の素子を実装した混成集積回路基板（以下基板という）と小信号系の素子を実装した基板では、導電パターンの膜厚を変えていた。例えばパワー系では、 $100\mu\text{m}$ 、小信号系では、 $35\mu\text{m}$ である。しかし別々にパワー系と小信号系の基板を用意して実装すれば、コスト高になると共に小型化が難しい。理想は、パワー系と小信号系を1つの基板に実装することである。

[0 0 0 5]

更に、パワー系の100μmのCu箔でパワー系と小信号系を1つの基板に実装すれば、当然Cu箔の膜厚が厚いため、パターン間隔が広がってしまう問題がある。また小信号系のパターンは、薄くて良いのに厚いため重量が増してしまう。

[0 0 0 6]

逆に小信号系の  $3.5 \mu\text{m}$  の Cu 箔でパワー系と小信号系を 1 つの基板に実装すれば、当然 Cu 箔の膜厚が薄いため、微細パターンは可能になるが、大電流を流せない問題がある。即ち、従来では、電流容量の確保（厚いパターン）と薄いパターン且つ微細化はトレードオフの関係にあった。

[0007]

本発明は、上記した問題を鑑みて成されたものである。本発明の主な目的は、電流容量を確保しつつ微細なパターンが形成可能な回路装置およびその製造方法を提供することにある。

## 【課題を解決するための手段】

[0008]

れることを特徴とする。

【0009】

更に、本発明の回路装置は、回路基板の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、前記導電パターンは、第1の導電パターンと、前記第1の導電パターンよりも厚く形成された第2の導電パターンとから成り、前記第1の導電パターンと前記第2の導電パターンの裏面は、実質同一レベルに配置され、第1の導電パターンの表面よりも第2の導電パターンの表面が上方に位置する様に凸部が形成されることを特徴とする。

【0010】

更に本発明の回路装置は、回路基板の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、前記導電パターンは、第1の導電パターンと、前記第1の導電パターンよりも厚く形成された第2の導電パターンとから成り、前記第1の導電パターンの表面よりも第2の導電パターンの表面が上方に位置する様に凸部が形成され、第1の導電パターンの裏面よりも第2の導電パターンの裏面が下方に位置するように凸部が形成されることを特徴とする。

【0011】

更に本発明の回路装置は、前記第2の導電パターンは、その周囲に、第1の導電パターンと実質同じ膜厚の縁部が形成されることを特徴とする。

【0012】

更に本発明の回路装置は、第2の導電パターンの下方に形成される前記凸部は、その下面に形成される絶縁樹脂に埋め込まれることを特徴とする。

【0013】

更に本発明の回路装置は、前記回路基板は、金属基板、セラミック基板、プリント基板、フレキシブルシートであることを特徴とする。

【0014】

更に本発明の回路装置の製造方法は、薄いパターンと厚いパターンが一体で形成された導電箔を用意し、回路基板の表面に設けた絶縁層に前記導電箔の凸部を下方にして密着させ、前記導電箔の薄いパターンの所で分離して、厚いパターンと薄いパターンを形成することを特徴とする。

【0015】

更に本発明の回路装置の製造方法は、薄いパターンと厚いパターンが一体で形成され、厚いパターンの凸部が上方を向いて配置された回路基板を用意し、前記導電箔の薄いパターンの所で分離して、厚いパターンと薄いパターンを形成することを特徴とする。

【0016】

更に本発明の回路装置の製造方法は、部分的に表あるいは裏に突出した凸部を有する導電箔が回路基板の表面に設けた絶縁層に密着されてなる回路基板を用意し、前記導電箔の前記凸部を除いた領域で分離して、厚いパターンと薄いパターンを形成することを特徴とする。

【0017】

更に本発明の回路装置の製造方法は、前記凸部の断面は曲線を描くことを特徴とする。

【0018】

更に本発明の回路装置の製造方法は、前記厚いパターンは、その周囲に、薄いパターンと実質同じ膜厚の縁部が残るようにエッチングされることを特徴とする。

【発明の効果】

【0019】

本発明によれば、1つの回路基板の表面に厚みの異なる導電パターンを形成することが可能となる。従って、電流容量が要求される導電パターンを厚く形成でき、比較的小さな電流が通過する箇所の導電パターンを薄く形成できる。しかも、微細な導電パターンで配線密度も高くできる。上記のことから、要求される電流容量に応じてパターンルールが異なる導電パターンを1つの回路基板上に形成することが可能となる。

## 【0020】

更に、厚く形成される第2の導電パターンに、大きな電流が通過する第2の回路素子を固着することで、第2の回路素子から発生する熱を積極的に外部に放出させることが可能となる。特に図4、図6、図7のように、絶縁層に導電パターン裏面の一部が埋め込まれている導電パターンは、その裏面の凸部5面が絶縁樹脂でカバーされているため、絶縁樹脂を介した熱伝導が、図10の様な絶縁樹脂107の上に張り合わせられるものに比べ向上する。

## 【発明を実施するための最良の形態】

## 【0021】

図1を参照して、本発明の混成集積回路装置10の構成を説明する。図1(A)は混成集積回路装置10の斜視図であり、図1(B)は図1(A)のX-X'断面での断面図である。

## 【0022】

本発明の混成集積回路装置10は、回路基板16の表面に形成された導電パターン18と、導電パターン18と電気的に接続された回路素子14とを具備し、導電パターン18は、第1の導電パターン18Aと、第1の導電パターン18Aよりも厚く形成された第2の導電パターン18Bとから成り、第1の導電パターン18Aよりも第2の導電パターン18Bを流れる電流が大きい構成となっている。このような各構成要素を以下にて説明する。

## 【0023】

回路基板16は、金属(アルミニウム、銅、鉄等)またはセラミック等から成る基板が放熱の意味で好ましい。しかし、フレキシブルシートや樹脂から成るプリント基板等でも良く、少なくとも基板の表面が絶縁処理されたものであればよい。また回路基板16の材としては、金属としてAl、CuまたはFe等を採用可能であり、セラミックとしてはAl<sub>2</sub>O<sub>3</sub>、AlNを採用することができる。その他にも機械的強度や放熱性に優れるものを回路基板16の材料として採用することができる。一例として回路基板16としてAlより成る基板を採用した場合、回路基板16とその表面に形成される導電パターン18とを絶縁させる方法は2つの方法がある。1つは、アルミ基板の表面をアルマイト処理する方法である。もう1つの方法は、アルミ基板の表面に絶縁層17を形成して、絶縁層17の表面に導電パターン18を形成する方法である。

## 【0024】

一般には、後者のAl基板の上に絶縁樹脂をカバーさせたもの、または両方を用い、表面がアルマイト処理され、更に絶縁樹脂をカバーさせたものが用いられる。ここでは、図1(B)を参照して、回路基板16表面に載置された回路素子14から発生する熱を好適に外部に逃がすために、回路基板16の裏面は封止樹脂12から外部に露出している。また装置全体の耐湿性を向上させるために、回路基板16の裏面も含めて封止樹脂12により全体を封止することもできる。

## 【0025】

回路素子14は導電パターン18上に固着され、回路素子14と導電パターン18とで所定の電気回路が構成されている。回路素子14としては、トランジスタやダイオード等の能動素子や、コンデンサや抵抗等の受動素子が採用される。また、パワー系の半導体素子等の発熱量が大きいものは、金属より成るヒートシンクを介して回路基板16に固着されても良い。ここで、フェイスアップで実装される能動素子等は、金属細線15を介して、導電パターン18と電気的に接続される。

## 【0026】

本形態では、回路素子14は、小信号から大信号に渡る色々な素子があるが、ここでは比較的小さな電流が流れる第1の回路素子14Aと、大電流が流れる第2の回路素子14Bとが実装されるとして説明する。

## 【0027】

具体例として、第1の回路素子14Aとしては、LSIチップ、コンデンサ、抵抗等を

例にあげられる。LSIチップは、Siチップ裏面がGNDまたはフローティングにより、接着剤が区別され、GNDの場合は、ロウ材または導電ペーストで固着され、ボンディングパットとの接続は、フェイスアップまたはダウントにより、金属細線またはロウ材等が採用される。

#### 【0028】

そして、第2の回路素子14Bは、第2の導電パターン18Bに接続される。第2の回路素子14Bとしては、大きな電流を制御するパワー系のトランジスタ、例えばパワー MOS、G T B T、I G B T、サイリスタ等を採用することができる。またパワー系のI Cも該当する。近年、チップもサイズが小さく薄型で高機能なため、昔から比べて大量に熱が発生する。例えば、コンピューターを制御するC P U等がそうである。

#### 【0029】

導電パターン18は銅等の金属から成り、基板16と絶縁して形成される。また、リード11が導出する辺に、導電パターン18からなるパッドが形成される。リードは、片側導出で説明しているが、少なくとも一側辺から導出されていれば良い。更に、導電パターン18は、絶縁層17を接着剤として、回路基板16の表面に接着されている。導電パターン18は、第1の導電パターン18Aと、この第1の導電パターン18Aよりも厚く形成される第2の導電パターン18Bとから成る。第1の導電パターン18Aと第2の導電パターン18Bとでは、第1の導電パターン18Aの方が狭いパターンルールとなっている。

。

#### 【0030】

第1の導電パターン18Aは、厚さが数十 $\mu$ m程度に薄く形成されるパターンである。第1の導電パターン18Aの厚さとしては、例えば9 $\mu$ mから80 $\mu$ m程度の間で、選択される。量産レベルに適する第1の導電パターン18Aの厚さは、例えば30 $\mu$ m程度である。この厚さならば、ウェットエッチングによりパターン同士の間隔を50 $\mu$ m程度まで接近させることができ。ここで、パターン同士の間隔とは、隣接するパターンの内側で接近させることができ。この厚さであれば、パターンの幅も50 $\mu$ m程度の端部から端部までの距離を指す。更に、この厚さであれば、微細なパターンを形成することができる。具体的に、第1の導電パターン18Aは、例えば数ミリアンペア程度の電気信号が通過するためのパターンとして用いられる。例えば、LSI素子の制御信号が該当する。

#### 【0031】

第2の導電パターン18Bは、上記第1の導電パターン18Aよりも厚く形成されるパターンである。第2の導電パターン18Bの厚さは、35 $\mu$ mから500 $\mu$ m程度の間で、要求される電流容量に応じて選択することができる。第2の導電パターン18Bの厚みを100 $\mu$ m程度とした場合は、パターン同士の間隔およびその幅を300 $\mu$ m程度にすることができる。このような第2の導電パターン18Bの場合は、50アンペア程度の電流を導通させることができる。

#### 【0032】

絶縁層17は、回路基板16の表面全域に形成されて、導電パターン18の裏面と回路基板16の表面とを接着させる働きを有する。また、絶縁層17は、アルミナなどの無機セラミックを樹脂に高充填させたものであり、熱伝導性に優れたものと成っている。導電パッケージを樹脂に封止する場合、絶縁層17の最小厚さは、耐圧によりその厚みが変化するが、だいたい50 $\mu$ m程度以上が好ましい。

#### 【0033】

リード11は、回路基板16の周辺部に設けられたパッドに固着され、例えば外部との入力・出力を行う働きを有する。ここでは、一辺に多数個のリード11が設けられている。リード11とパッドとの接着は、半田（ロウ材）等の導電性接着剤を介して行われている。

#### 【0034】

封止樹脂12は、熱硬化性樹脂を用いるトランスファーモールド、または、熱可塑性樹脂を用いるインジェクションモールドにより形成される。ここでは、回路基板16および

その表面に形成された電気回路を封止するように封止樹脂12が形成され、回路基板16の裏面は封止樹脂12から露出している。更にまた、モールドによる封止以外の封止方法も本形態の混成集積回路装置に適用可能であり、例えば、樹脂のポッティングによる封止、ケース材による封止、等の周知の封止方法を適用させることができる。

#### 【0035】

図2の斜視図を参照して、回路基板16の表面に形成される導電パターン18の具体的形状の一例を説明する。同図では、全体を封止する樹脂を省いて図示している。

#### 【0036】

上述したように、本形態では導電パターン18は、薄く形成される第1の導電パターン18Aと、厚く形成される第2の導電パターン18Bとに分けることができる。同図では、第1の導電パターン18Aを実線で示し、第2の導電パターン18Bをハッチングのパターンで示している。即ち、小信号が通過するパターンを第1の導電パターン18Aとして設計し、大信号が通過するパターンを第2の導電パターン18Bとして設計することができる。ここで、大信号としては、例えばスピーカやモーターの駆動を行う信号をあげることが出来る。また、小信号としては、例えばLSI素子である第1の回路素子14Aに入出力される信号や、スイッチング素子である第2の回路素子14Bの制御端子に入力される電気信号をあげることが出来る。

#### 【0037】

ここでは、LSI素子である第1の回路素子に接続するパターンは、第1の導電パターン18Aで構成されている。LSI素子の信号処理に用いられる電気信号は数ミリアンペア程度であるので、厚さが数十 $\mu$ m程度の第1の導電パターン18Aで十分に電流容量が足りる。また、第1の導電パターン18Aが微細に形成されることから、端子数が多いLSI素子を第1の回路素子14Aとして採用することも可能である。

#### 【0038】

第2の導電パターン18Bは、パワートランジスタである第1の回路素子14Bの流入・流出電極に接続されている。即ち、第1の導電パターン18Aを介して入力された小信号に基づいて、第2の導電パターン18Bのスイッチングが行わる。そして、第2の導電パターン18Bを通過する大信号の制御が行われている。

#### 【0039】

図3を参照して、第2の導電パターン18Bが設けられる箇所の詳細を説明する。図(A)から図(C)は、第2の導電パターン18Bの形状を示している。

#### 【0040】

図3(A)を参照して、ここでは、部分的に凸部が設けられることで、厚みを有する第2の導電パターン18Bが形成されている。また、凸状に厚み方向に突出した部分は、絶縁層17に埋め込まれている。また、第1の導電パターン18Aの上面と、第2の導電パターン18Bの上面とは実質的に同一平面上に位置している。

#### 【0041】

ここで、第1の導電パターン18Aの厚さをT1とし、第2の導電パターン18Bの突出部分が絶縁層17に埋没する深さをT2とし、第2の導電パターン18Bの最下部と回路基板16の表面との距離をT3とする。T1は、第1の導電パターン18Aを微細に形成するために、9 $\mu$ mから80 $\mu$ m程度にすることが好ましい。T2は、第2の導電パターン18Bの電流容量を確保するために35 $\mu$ mから500 $\mu$ m程度が好ましい。即ち、第2の導電パターン18Bの厚さは、第1の導電パターン18Aに比較して、T2だけ厚みが増すことになる。T3は、耐圧性が考慮されて50 $\mu$ mから200 $\mu$ m程度が好ましい。

#### 【0042】

第2の導電パターン18Bが部分的に絶縁層17に埋め込まれることによるメリットを説明する。先ず、第2の導電パターン18Bの下面が回路基板16の表面に接近するので、第2の回路素子14Bから発生する熱を、第2の導電パターン18Bおよび絶縁層17を介して外部に放出させることができる。本形態では、フィラーが高充填された絶縁層1

7を用いている。また、放熱性の向上のためには、耐圧性を確保出来る範囲で絶縁層17構は薄い方がよい。従って、第2の導電パターン18Bを部分的に絶縁層17に埋め込む構成にすることで、第2の導電パターン18Bと回路基板16との距離を短くすることが出来る。このことが、装置全体の放熱性の向上に寄与する。

#### 【0043】

更に、第2の導電パターン18Bを絶縁層17に埋め込む構成にすることで、第2の導電パターン18Bの裏面と絶縁層17とが接触する面積を大きくすることができる。従つて、裏面の凸部を立方体に例えれば、実質上面を除いた四面が絶縁層17と当接していることになる。よって放熱性の向上が図れることができる。更にまた、第2の導電パターン18Bが部分的に絶縁層17に埋め込まれることで、両者の密着性を向上させることができる。従つて、第2の導電パターン18Bの剥がれ強度を向上させることが出来る。更にまた、第2の導電パターン18Aは絶縁層17に埋め込まれないので、回路基板17との距離を第1の導電パターン18Aは絶縁層17に埋め込まれないので、回路基板17との距離を長く確保することが可能になり、大きな寄生容量の発生を抑止することが出来る。従つて、高周波の電気信号を第1の導電パターン18Aに通過させた場合でも、寄生容量により発生する信号の遅延等の防止が可能である。

#### 【0044】

縁部18Dは、第2のパターン18Bの周縁部に形成される部位であり、その厚さは第1の導電パターン18Aと同等である。縁部18Dは、導電パターン18の製造がエッチングにより行われることから、設けられる部位である。簡単に言えば、薄い部分でエッチングすれば、一度に厚い部分と薄い部分がパターンングできるからである。ある程度マージングがないと、厚い部分をエッチングしてしまい、薄い部分がエッチングされても厚い部分が分離されないことが発生するからである。

#### 【0045】

この縁部18Dの詳細に付いては後述する。なお、縁部18Dの幅T4は、第1の導電パターン18Aの厚さ以上が好適である。一例としては、幅T4は、100μm程度以上が好適である。

#### 【0046】

図3(B)を参照して、第2の導電パターン18Bを厚く形成する他の構成を説明する。ここでは、厚み部分が上方に突出した第2の導電パターン18Bが形成されている。従つて、第2の導電パターン18Bはその断面積が大きくなり、大きな電流容量を確保することができる。更に、厚みが増すことで過渡熱抵抗を小さくすることが出来る。また、第1および第2の導電パターンの底面は同一平面上に位置する。

#### 【0047】

図3(C)を参照して、ここでは、第2の導電パターン18Bの厚み部分が、上方向および下方向の両方に突出することで厚く形成されている。従つて、第2の導電パターン18Bの厚さを更に厚くすることが可能になり、電流容量の確保および過渡熱抵抗の低減の効果を更に大きくすることが出来る。また、複数回のエッチングにより第2の導電パターン18Bを形成することから、縁部T4を小さくしてパターンを厚くすることが出来る。エッチングによる除去は、基本的に等方性に進行するからである。

#### 【0048】

図4D、図5C、図6Dの様に薄いパターンと厚いパターンが一体で成っている場合、厚いパターンも薄い部分でパターンングすれば、一度にパターンングできるメリットを有する。またこの縁が有ることにより、アンカー効果を発生する。

#### 【0049】

次に、図4を参照して、上記した混成集積回路装置の第1の製造方法を説明する。本形態の混成集積回路装置の製造方法は、導電箔20を用意する工程と、回路基板16の表面に設けた絶縁層17に導電箔20を密着させる工程と、導電箔20をパターンングする工程と導電パターン18を形成する工程と、導電パターン18の所望の箇所に回路素子14を配置する工程とを具備し、複数回のエッチングにより導電箔20のパターンングを行う

ことで導電パターン18の厚みを異ならせることができる。以下にて図を参照しつつ各工程の詳細を説明する。

【0050】

先ず、図4を参照して、図3 (A) に示した断面形状を有する導電パターン18の製造方法を説明する。

【0051】

図4 (A) を参照して、導電箔20を用意してその表面にレジスト21をパターニングする。導電箔20の材料としては、銅を主材料とするもの、Fe-NiまたはAlを主材料とする材料を採用することができる。導電箔20の厚さは、形成される導電パターン18の厚さにより異なる。第2の導電パターン18Bの厚みが数百 $\mu\text{m}$ 程度であるならば、その厚みまたはそれ以上の膜厚の導電箔20が採用される。レジスト21は、第2の導電パターン18Bが形成される箇所を被覆している。

【0052】

図4 (B) を参照して、次に、レジスト21をエッティングマスクとしてウエットエッティングを行い、レジスト21が形成されない主面のエッティングを行う。このエッティングによりレジスト21により被覆されていない領域の導電箔20の表面はエッティングされ、窪み部23が形成される。ここで、第1の導電パターン18Aが形成される領域を、微細なパターンニングが行えるように十分に薄く形成している。具体的には、導電箔20の厚みを9 $\mu\text{m}$ から80 $\mu\text{m}$ 程度に薄くする。本工程により、レジスト21にて覆われた部分は、凸状に突出する凸部22となる。本工程が終了した後にレジスト21は剥離される。

【0053】

図4 (C) および図4 (D) を参照して、表面に絶縁層17が設けられた回路基板16と導電箔20とを密着させる。具体的には、凸部22を絶縁層17に埋め込むように導電箔20を回路基板16に密着される。この密着は真空プレスで行うと、導電箔20と絶縁層17との間の空気により発生するボイドを防止することができる。また、等方エッティングにより形成される凸部22の側面は、滑らかな曲面となっている。従って、導電箔20を絶縁層17に圧入する際に、この曲面に沿って樹脂が浸入し、未充填部が無くなる。このことから、このような凸部22の側面形状によっても、ボイドの発生を抑止することができる。更に、凸部22が絶縁層17に埋め込まれることで、導電箔20と絶縁層17との密着強度を向上させることができる。

【0054】

更に言えば、図4Cの導電箔表面(図4Bでは裏面)は、フラットであるため、圧入治具である当接面と全面で当接でき、全面均一な力で均等に加圧することができる。

【0055】

図4 (E) を参照して、次に、回路基板17に接着された導電箔20のパターンニングを行う。具体的には、形成予定の第1および第2の導電パターンの形状に即したレジスト21を形成した後に、ウエットエッティングを行うことでパターンニングを行う。ここで、第2の導電パターン18Bに対応する領域の導電箔20を被覆するレジスト21は、凸部22よりも広く形成される。これは、一度のエッティングによりパターンニングするには、厚みの薄い部分でエッティングすればよいからである。しかもマスクズレを考慮すれば、すこし縁が形成されるようにパターンニングした方が、完全に分離できるからである。これは、基本的に等方性で進行するウエットエッティングにより、形成される導電パターン18の側面はテーパー形状になるからである。

【0056】

図4 (F) を参照して、レジスト21を介してエッティングを行った後の、第1の導電パターン18Aおよび第2の導電パターン18Bの断面を説明する。窪み部23が形成された領域の導電箔20は、その厚みが数十 $\mu\text{m}$ 程度と薄くなっている。従って、第1の導電パターン18Aは微細に形成することが出来る。

【0057】

縁部18Dは、上述したように、凸部22が形成された領域をはみ出して形成される部

位である。従って、縁部18Dは、凸部22を平面的に囲むように形成される。換言すると、レジスト21は、少し広めに形成されることで、縁部18Dは形成される。このように、第2の導電パターン18Bをエッチャングする際に、レジスト21を広めに行うことでも、安定したエッチャングを行うことが出来る。即ち、ウェットエッチャングは等方性なので、導電パターン18はサイドエッチャングが進行し、パターンニングされた導電パターン18Bの側面はテーパー形状に成っている。従って、このように広めにエッチャングを行うことで、サイドエッチャングにより第2の導電パターン18が浸食されてしまうことを防止することが出来る。

[0058]

つまり、せっかく放熱性向上のため、大電流を流すためにその厚みを確保するのに、厚い部分が浸食されてしまえば、ヒートシンクとしてのまたは電極としての機能が低下するからである。また、ある程度の誤差を含んでレジスト21は形成されるので、上記構成により、この誤差に起因した凸部22の浸食を防止することができる。

[0059]

図5を参照して、上記した混成集積回路装置の第2の製造方法を説明する。ここでは図3(B)該当するものである。ここで導電パターン18Bの形成方法は、図4を参照して説明した形成方法と基本的には同一であるので、相違する箇所を中心に説明する。

[0060]

図5 (A) から図5 (C) を参照して、回路基板16の表面に塗布された絶縁層17に導電箔20を密着させる。ここでは、導電箔20が厚い状態のままでその圧着を行うので、圧着の工程における導電箔20の「皺」の発生を抑止することが出来る。そして、厚い第2の導電パターン18が形成される領域をレジスト21で被覆した後に、導電箔20の表面のエッチングを行う。このエッチングにより、薄い第1の導電パターン18Aが形成される領域を十分に薄くする。このエッチングが終了した後に、レジスト21は剥離される。

(0061)

図5(D)を参照して、次に、新たなレジスト21を導電箔20の表面に塗布した後に、第1および第2の導電パターンが形成されるようにレジスト21のパターンニングを行う。ここでも、上述したような縁部18Dが形成されるように、凸部22を覆うレジスト21は、凸部22よりも広めに被覆される。つまり凸部22の側面から薄い部分に延在されるように、レジスト21が塗布されている。

[0062]

図5(E)を参照して、次に、レジスト21を介してエッチングを行うことで、第1および第2の導電パターンを形成する。縁部18Dが形成されているので、安定したエッチングを行うことが出来る。このエッチングが終了した後に、レジスト21は剥離される。

[0063]

図6を参照して、混成集積回路装置の第3の製造方法を説明する。ここでは図3(C)該当するものである。ここで導電パターン18の形成方法も、図4を参照して説明した。形成方法と基本的には同一であるので、相違する箇所を中心に説明する。

[0064]

図6 (A) および図6 (B) を参照して、第2の導電パターン18Bが形成される予定の導電箔20の表面にレジスト21を形成してエッチングを行う。このエッチングにより、凸部22が形成される。窪み部23が設けられる領域の導電箔20の厚さは、形成予定の第1の導電パターン18Aよりも厚くなる。しかも圧入治具と面で当接しながら圧着が行われるので、圧着の工程における導電箔の「皺」の発生を抑止することが出来る。

[0065]

図6 (C) および図6 (D) を参照して、次に、凸部22が形成された領域の表面をレジスト21で被覆する。そして、エッチングを行う。本工程でのエッチングの目的は、導電箔20の両面に凸部22を形成することと、窪み部23が設けられる領域の導電箔20を薄くすることにある。本工程が終了した後に、レジスト21は剥離される。

## 【0066】

図6 (E) および図6 (F) を参照して、新たなレジスト21を導電箔20の表面に塗布した後に、第1および第2の導電パターンが形成されるようにレジスト21のパターンニングを行う。ここでも、凸部22を覆うレジスト21に付いては、凸部22をはみ出して被覆する。本工程では、導電箔20の両主面に凸部22を形成することで、第2の導電パターン18Bを厚く形成している。

## 【0067】

図7を参照して、混成集積回路装置の第4の製造方法を説明する。

## 【0068】

図7 (A) および図7 (B) を参照して、先ず、第2の導電パターン18Bが形成される予定の領域に対応する導電箔20の表面および裏面にレジスト21を形成する。そして、導電箔20の表面および裏面のエッティングを行うことにより、両主面に凸部22を形成する。従って、一回のエッティングにて導電箔20の両主面に凸部22を形成することが出来る。

## 【0069】

図7 (C) から図7 (E) を参照して、凸部22を絶縁層17に埋め込むように導電箔20を回路基板16に密着させた後、導電パターン18のパターンニングを行う。この方法は、図6を参照して説明したものと同様であるので、その説明は割愛する。以上が導電パターンをパターンニングする工程に関する説明である。第1から第4の製造方法で形成された混成集積回路基板は、図8の如く、所望の箇所に回路素子を配置され、回路素子を導電パターン18が電気的に接続される。

## 【0070】

図8 (A) を参照して、先ず、半田や導電ペースト等を介して回路素子14を導電パターン (アイランド) 18に固着する。ここで、小さな電流の処理を行う第1の回路素子14Aは、第1の導電パターン18Aに固着される。そして、大きな電流が流れる、または4Aは、第2の回路素子14Bは、第2の導電パターン18Bに固着される。熱が大量に発生する第2の回路素子14Bは、第2の導電パターン18Bに固着される。第1の導電パターン18Aは微細なパターンを構成することができるので、LSI素子等の端子数の多い素子を第1の回路素子14Aとして採用することが出来る。第2の導電パターン18Bは、十分に厚く形成されていることから、大電流の処理を行うパワートランジスタ、LSI等を第2の回路素子18Bとして採用することが出来る。ここでは、1つの混成集積回路装置を構成するユニット24が、1枚の回路基板16に形成され、一括してダイボンディングおよびワイヤボンディングを行うことが出来る。ここでは、能動素子をフェイスダウンで実装しているが必要によりフェイスダウンでも良い。

## 【0071】

図8 (B) を参照して、金属細線15を介して回路素子14と導電パターン18との電気的接続を行う。本形態では、第2の導電パターン18Bの厚み部分が絶縁樹脂17に埋め込まれることで、第1の導電パターン18Aと第2の導電パターン18Bの上面が同じ高さになっている。従って、第2の回路素子14Bの電気的接続を行う際に、数十 $\mu$ m程度の細線を用いることが可能となる。従来では、ヒートシンク等の上部に載置されていたトランジスタは、導電パターン18との高低差が大きかった。そのため、ワイヤーが自重でたれてチップやヒートシンクにショートしないように、腰の強い太線が用いられていた。しかしヒートシンクに相当する厚い部分と薄いパターンは、同一面になるため、腰の強い太線を用いる必要がない。ここで、細線とは、一般的にその径が80 $\mu$ m程度の金属細線を指す。

## 【0072】

上記工程が終了した後に、各ユニット24の分離を行う。各ユニットの分離は、プレス機を用いた打ち抜き、ダイシング、等により行うことが出来る。その後に、各ユニットの回路基板16にリード11を固着する。

## 【0073】

図9を参照して、各回路基板16の樹脂封止を行う。ここでは、熱硬化性樹脂を用いた

トランスファーモールドにより封止が行われている。即ち、上金型30Aおよび下金型30Bとから成る金型30に回路基板16を収納した後に、両金型をかみ合わせることでリード11の固定をする。そして、キャビティ31に樹脂を封入することで、樹脂封止の工程が行われる。以上の工程で、図1に示すような混成集積回路装置が製造される。

## 【0074】

以上、本願は、今までの混成集積回路基板では、導電パターンが全て同一膜厚で形成されていたため、大電流を必要とする部分には、幅の広いパターンを形成したり、別途ヒートシンクを採用していた。しかし本願では、厚いパターンと薄いパターンが、同一混成回路基板に形成できるため、厚い部分で放熱性、大電流を流すために用いられ、しかも薄い部分は、小信号系の部品を実装できる。

## 【0075】

例えばA1等の金属基板を用いた場合、本来放熱性に優れるが、この様に、厚薄のパターンを形成し、厚いパターンの凸部を絶縁樹脂に埋め込んで形成すれば、この凸部からの放熱が絶縁樹脂を介して基板に伝わる。更には絶縁樹脂にフィラーが入っていれば、更に放熱性が向上する。よって高放熱性があり、小信号系と大信号系の回路が一つの基板で実現できることになる。

## 【図面の簡単な説明】

## 【0076】

【図1】本発明の混成集積回路装置の斜視図（A）、断面図（B）である。

【図2】本発明の混成集積回路装置の斜視図である。

【図3】本発明の混成集積回路装置の断面図（A）-（C）である。

【図4】本発明の混成集積回路装置の製造方法を説明する断面図（A）-（F）である。

【図5】本発明の混成集積回路装置の製造方法を説明する断面図（A）-（E）である。

【図6】本発明の混成集積回路装置の製造方法を説明する断面図（A）-（F）である。

【図7】本発明の混成集積回路装置の製造方法を説明する断面図（A）-（E）である。

【図8】本発明の混成集積回路装置の製造方法を説明する断面図（A）、断面図（B）である。

【図9】本発明の混成集積回路装置の製造方法を説明する断面図である。

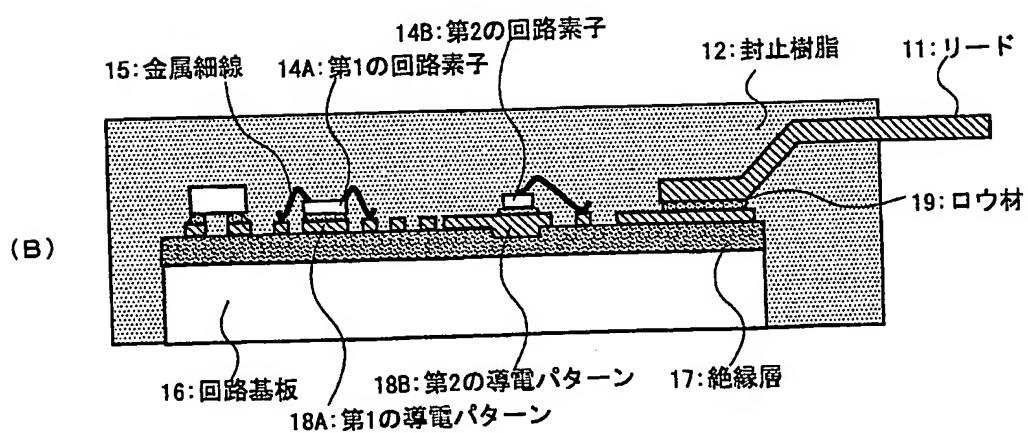
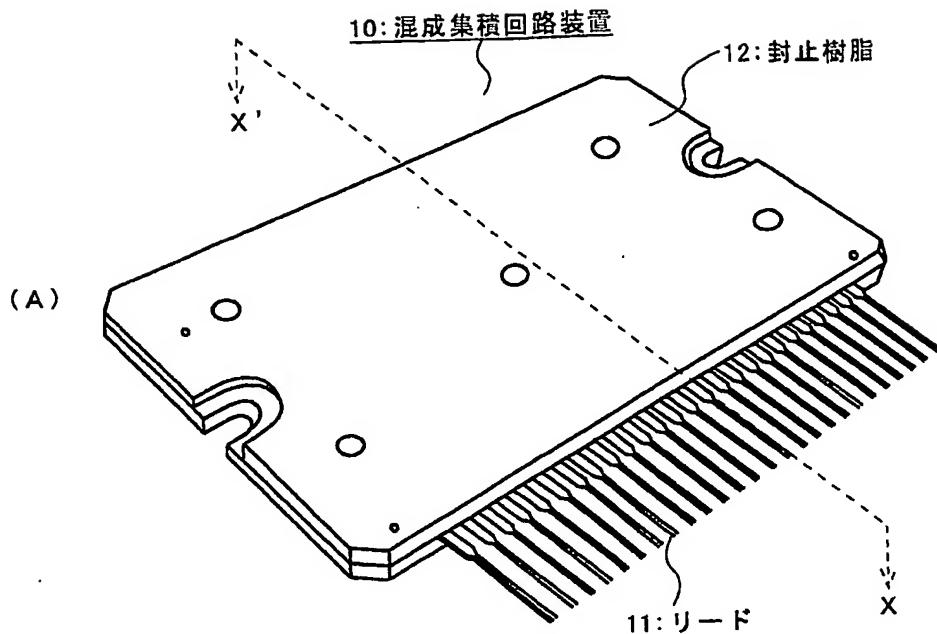
【図10】従来の混成集積回路装置の斜視図（A）、断面図（B）である。

## 【符号の説明】

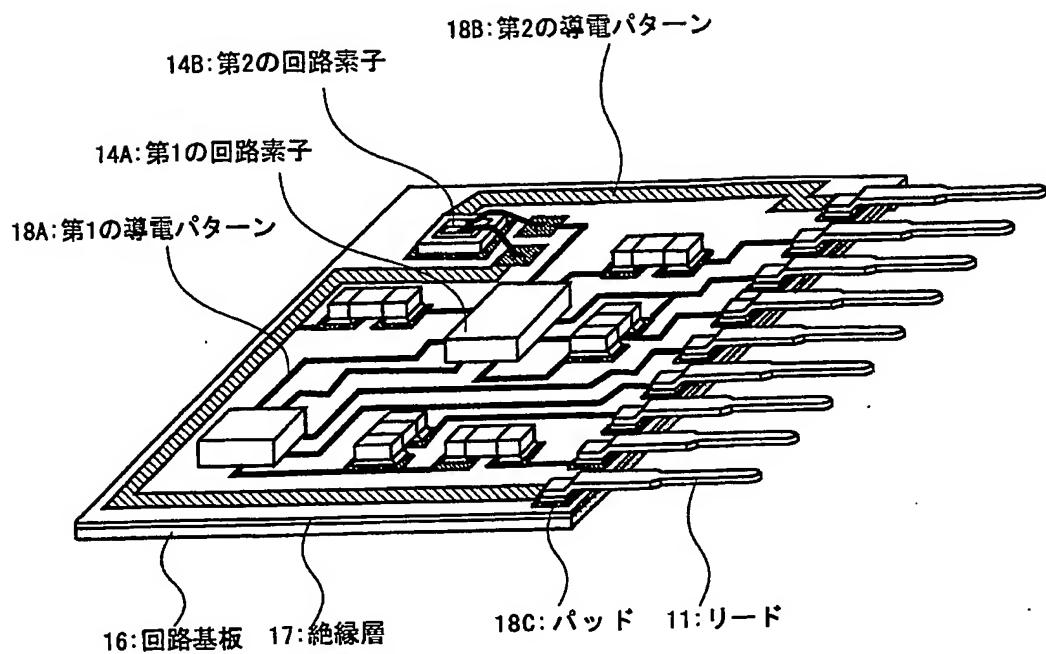
## 【0077】

|       |           |
|-------|-----------|
| 1 0   | 混成集積回路装置  |
| 1 1   | リード       |
| 1 2   | 封止樹脂      |
| 1 4   | 回路素子      |
| 1 5   | 金属細線      |
| 1 6   | 回路基板      |
| 1 7   | 絶縁層       |
| 1 8 A | 第1の導電パターン |
| 1 8 B | 第2の導電パターン |
| 9     | 露出孔       |

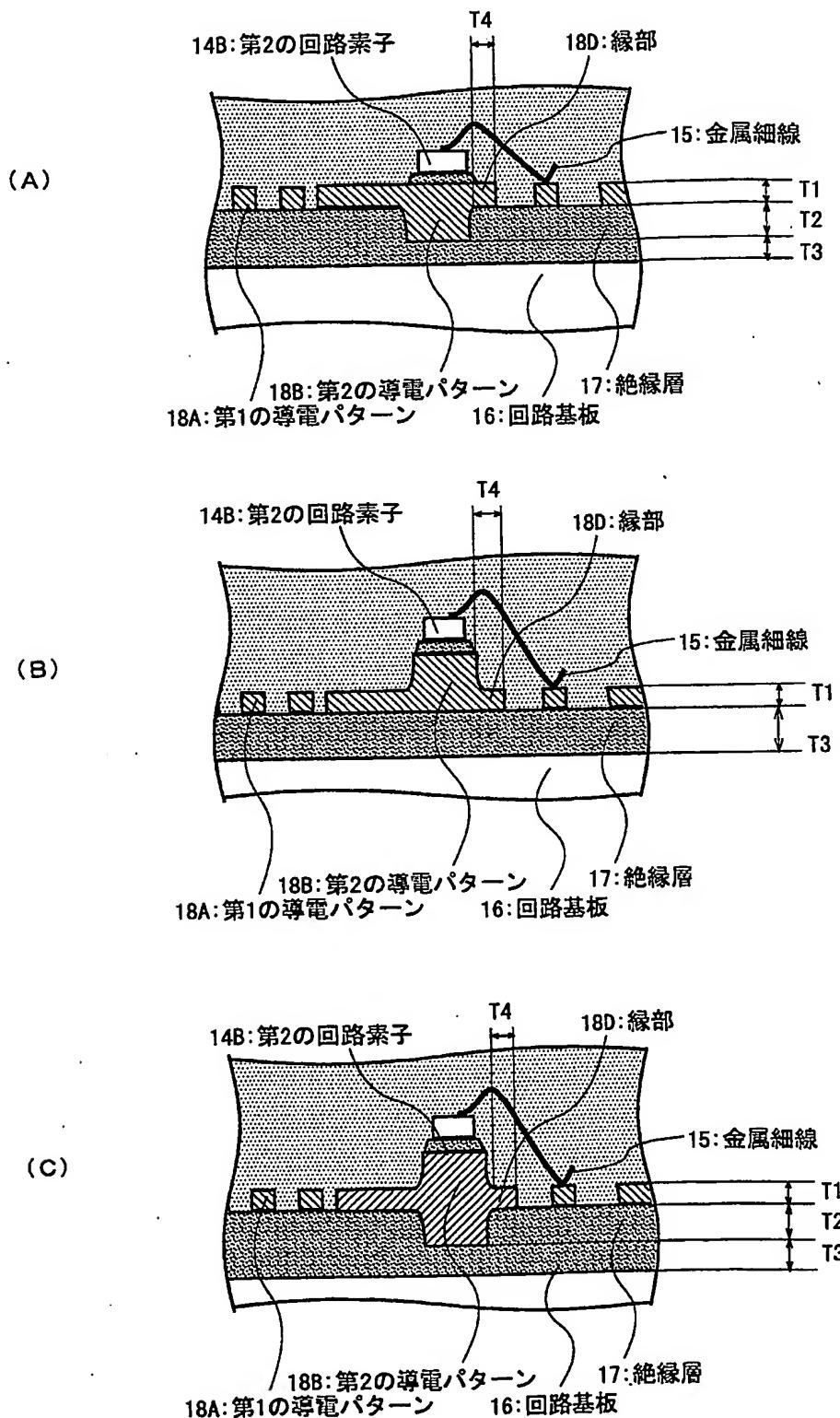
【書類名】図面  
【図1】



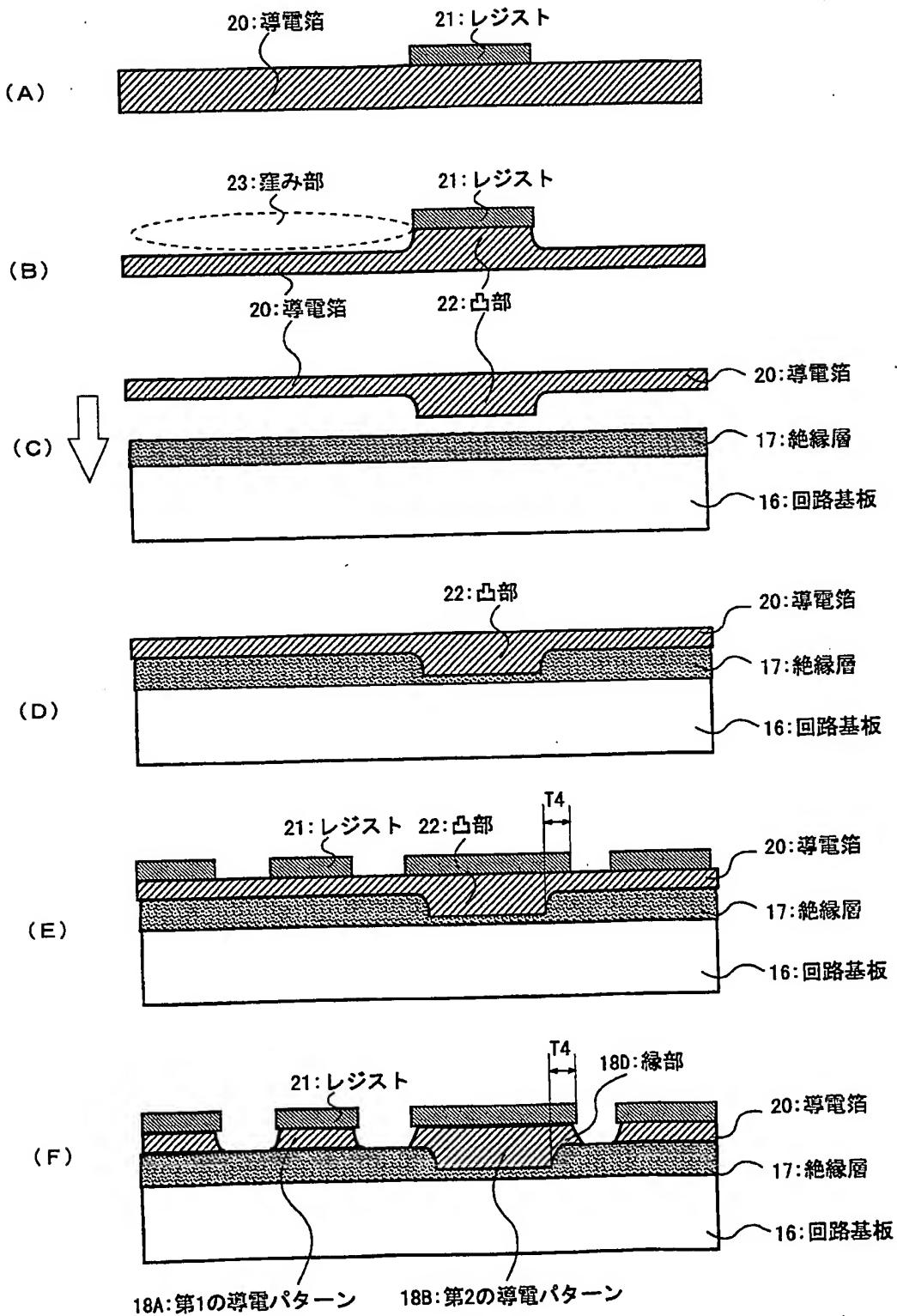
【図 2】



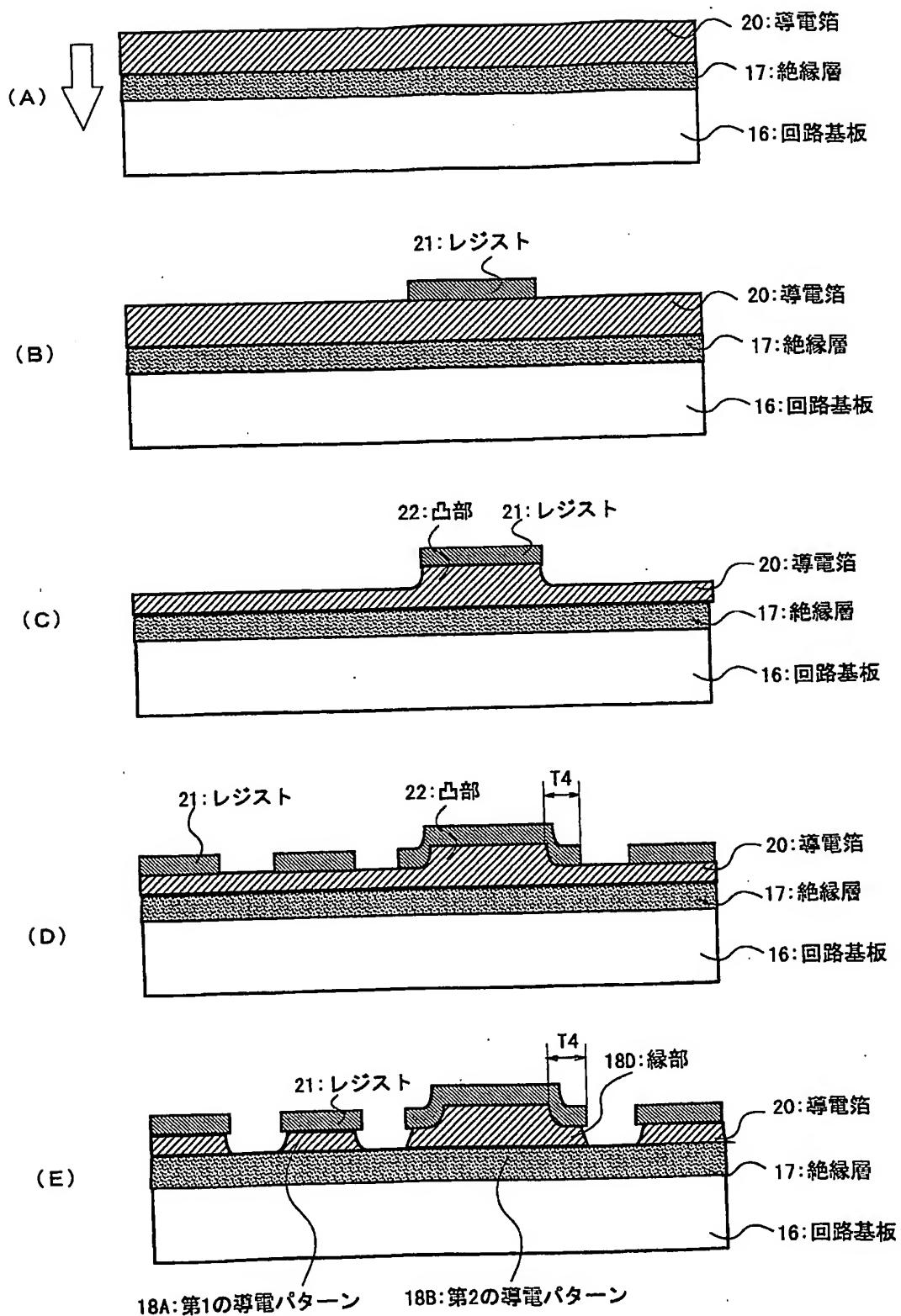
【図 3】



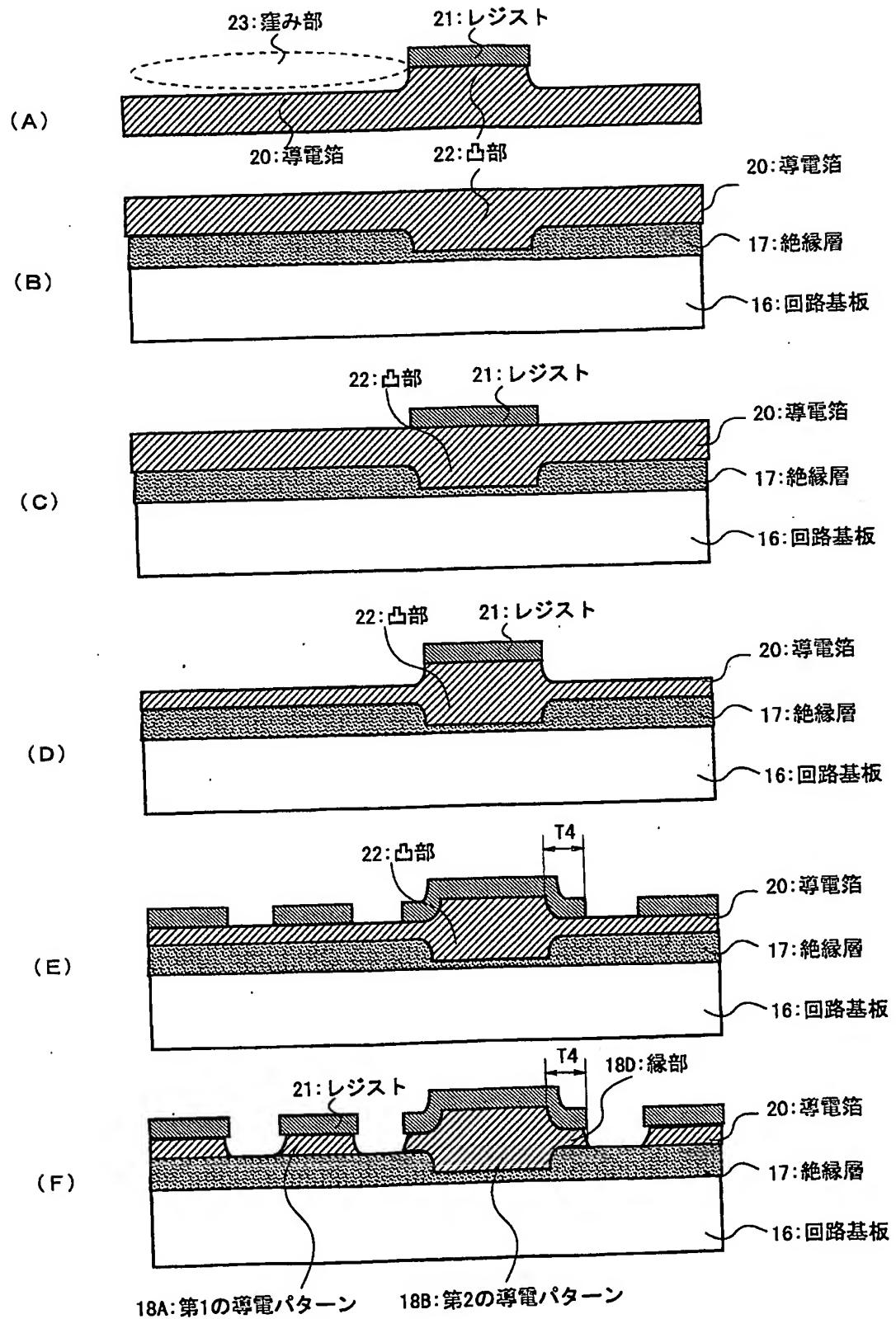
【図4】



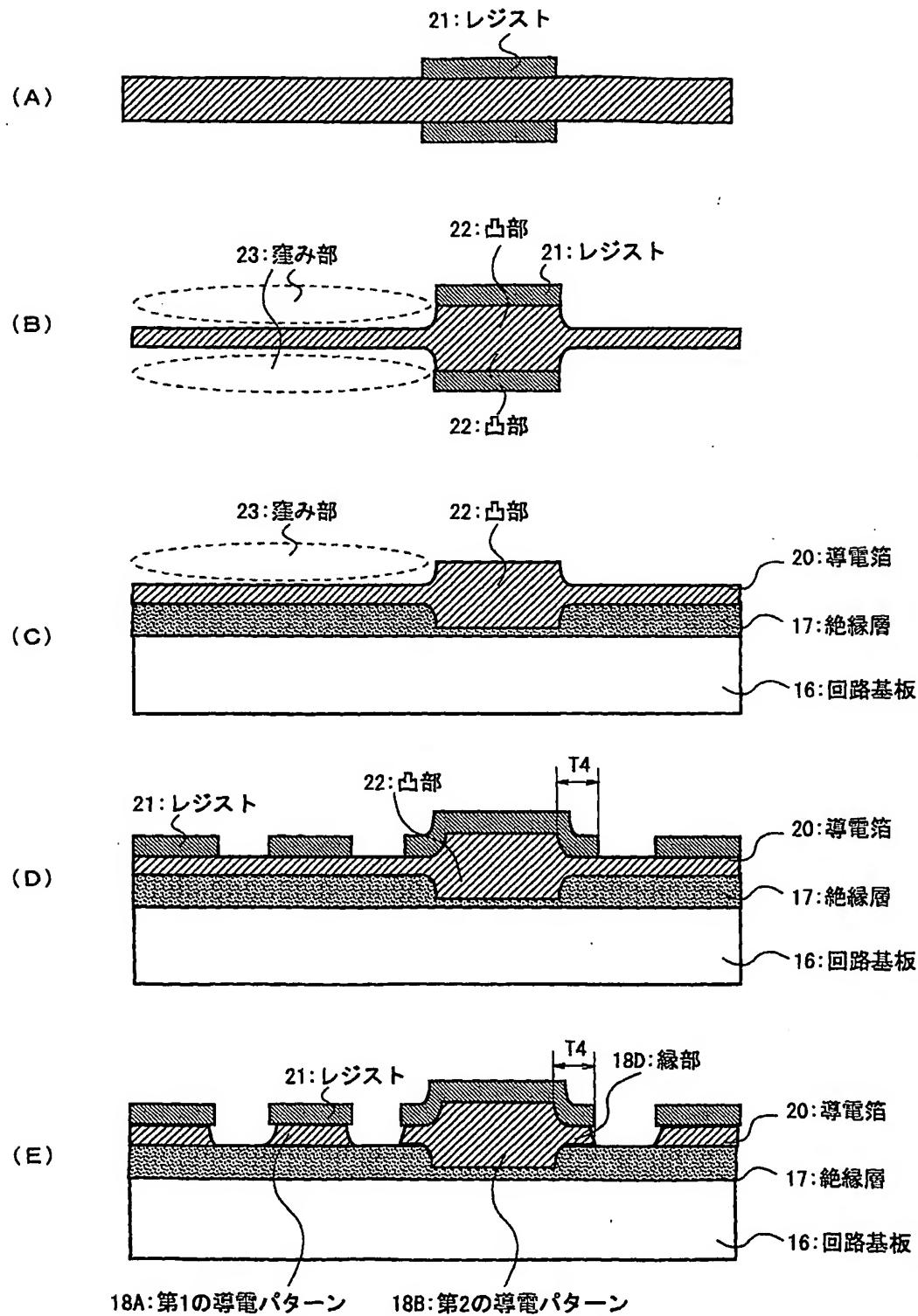
【図5】



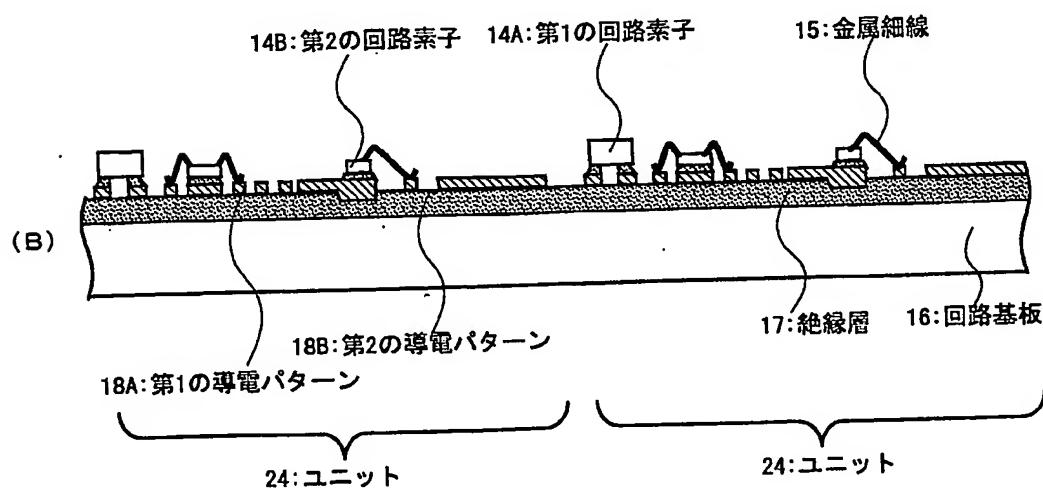
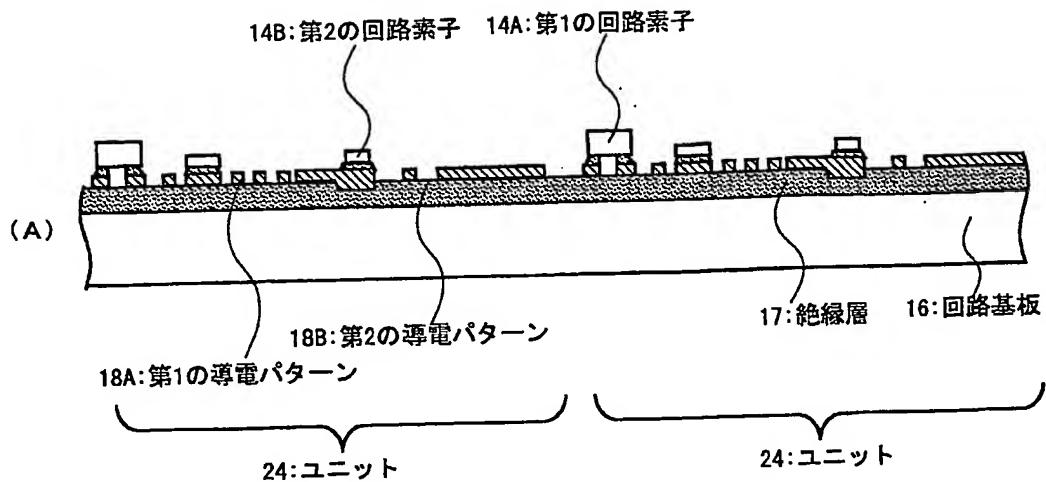
【図6】



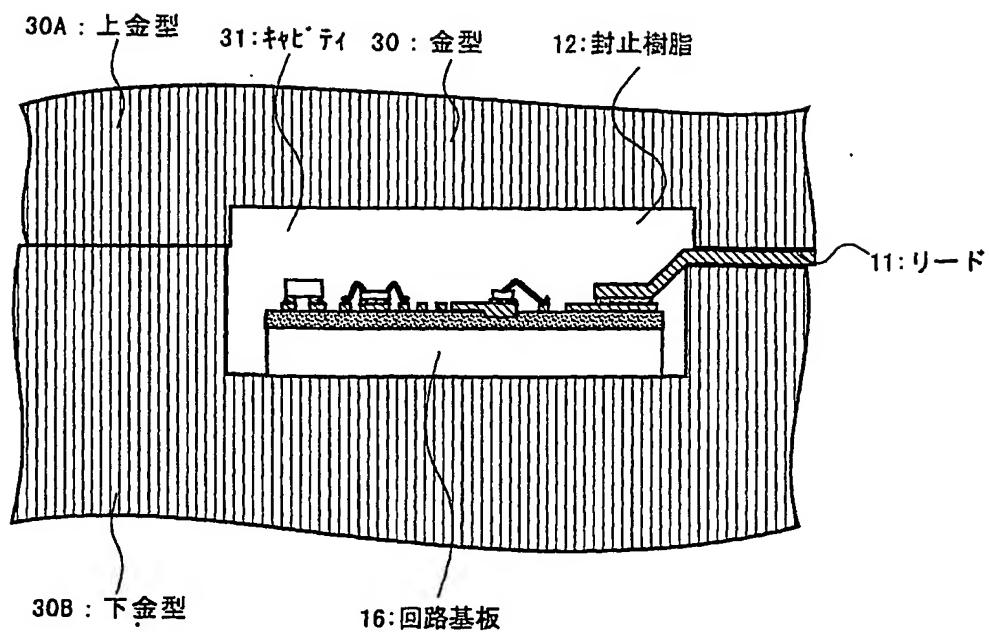
【図 7】



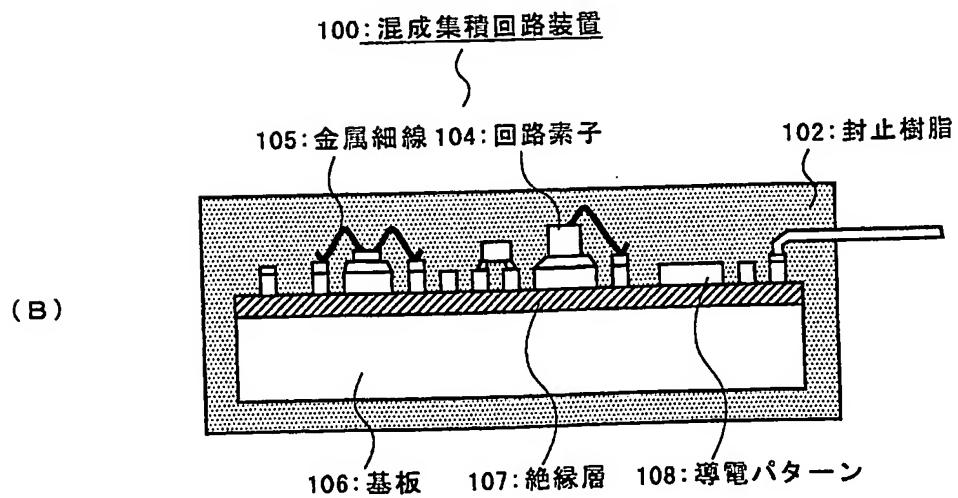
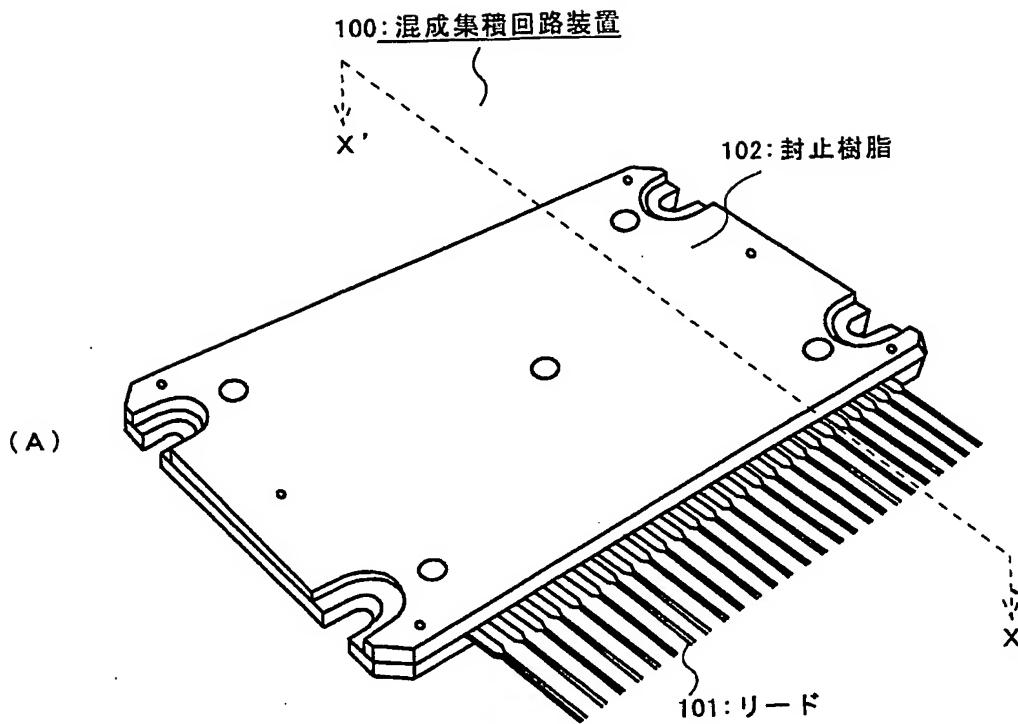
【図8】



【図9】



【図10】



【書類名】要約書

【要約】

【課題】 電流容量を確保しつつ微細なパターンが形成可能な混成集積回路装置およびの  
製造方法を提供する。

【解決手段】 本発明の混成集積回路装置 10 は、回路基板 16 の表面に形成された導電  
パターン 18 と、導電パターン 18 と電気的に接続された回路素子 14 とを具備し、導電  
パターン 18 は、第1の導電パターン 18 A と、第2の導電パターン 18 B とから成る。そして、第2の導電パターン 18 B は、パターン  
の厚み方向に対して突出することで、その厚みを確保している。

【選択図】図 3

特願 2004-048259

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住所 大阪府守口市京阪本通2丁目5番5号  
氏名 三洋電機株式会社